



Grundlagen der Rechnerarchitektur und Informatik

SS 2005 – Übungsblatt 9

4. Juli 2005

Ausgabe: 27. Juni 2005

Aufgabe 1. *Pipeline*

Beschreiben Sie in eigenen Worten das Prinzip einer Befehls-Pipeline.

Was ist in diesem Zusammenhang unter den Begriffen Latenz und (Befehls-)Durchsatz zu verstehen.

Welche Probleme können beim Betrieb einer Pipeline entstehen?

Aufgabe 2. *Registerfenster/Registerstack*

Welchem Zweck dient das Registerfenster der SPARC-RISC-Prozessoren?

Wieviele Register umfaßt es?

Wann verschiebt es sich wie weit?

Beschreiben Sie am Beispiel des Aufrufs der *integer*-wertigen Funktion $\max(x, y)$ mit zwei *integer*-Parametern x und y , wie die Parameterübergabe an die Funktion sowie die Rückgabe des Ergebniswertes bei Benutzung des SPARC-Registerfensters prinzipiell vor sich geht (ein Bild unmittelbar vor dem Funktionsaufruf, eines unmittelbar bei Beginn der Funktion, eines unmittelbar am Ende der Funktion und eines unmittelbar nach Beendigung der Funktion).

Aufgabe 3. *Cache*

Wie groß sind die Datenblöcke, die zwischen primärem und sekundärem Cache ausgetauscht werden? Warum? Wie nennt man dieses Prinzip, auf Grund dessen größere „hit rates“ erreicht werden? (Hinweis: *FOLD-DOC*)

Nennen Sie typische Programm- und Datenstrukturen, die hohe/niedrige Cache-Trefferquoten verursachen.

Aufgabe 4. *Partitionierter Rechner*

Lesen Sie in

<http://www.heise.de/newsticker/meldung/47081>

die Abschnitte, die sich auf die *virtuelle logische Partitionierung* der Power5 beziehen. Schildern Sie dieses Architekturmerkmal in eigenen Worten.

Welche Nutzenanwendungen sehen Sie?

Was ist bei der Power5 unter *Capacity on Demand* zu verstehen?

Aufgabe 5. *Kanäle*

Wie viele Kanäle bietet ein IBM z890 Mainframe?

In wie viele logische Partitionen läßt sich eine z890 aufteilen?

Was ist unter LPAR beziehungsweise unter LCSS zu verstehen?

(Quelle: <http://www-1.ibm.com/servers/eserver/zseries/z890/>).